

# UM ESTUDO PARA A SELEÇÃO E POSICIONAMENTO ÓTIMO DE COMPONENTES ELETRÔNICOS EM PLACAS DE CIRCUITO IMPRESSO PARA APLICAÇÃO ESPACIAL UTILIZANDO ALGORITMOS EVOLUTIVOS

Antonio Carlos de O. Pereira Jr<sup>1</sup>, Fabiano L. de Sousa<sup>2</sup>, Valeri Vlassov<sup>3</sup>

Instituto Nacional de Pesquisas Espaciais,  
Coordenação de Engenharia e Tecnologia Espacial,  
Curso de Mecânica Espacial e Controle (CMC), São José dos Campos, SP,12227-010  
<sup>1</sup>pinda@dea.inpe.br, <sup>2</sup>fabiano@dir.inpe.br e <sup>3</sup>vlassov@dem.inpe.br

**Resumo:** Este trabalho apresenta o estudo de uma metodologia para seleção e posicionamento ótimos de componentes eletrônicos em PCB, destinados à aplicação espacial, utilizando algoritmos evolutivos. A confiabilidade requerida e a redução do custo podem ser obtidas através da seleção adequada do nível de qualidade dos componentes e seu posicionamento na PCB, considerando a disponibilidade dos componentes e a redução de suas temperaturas máximas de operação. O problema é tratado com uma abordagem multiobjetivo. A otimização no posicionamento (placement) inclui a minimização da taxa de falhas da PCB (via relação de Arrhenius) e a minimização do comprimento das conexões (routing) entre os componentes. Os resultados demonstraram significativa redução da taxa de falhas total do sistema, de seu custo e do comprimento total das conexões, indicando a eficácia da metodologia utilizada.

**Keywords:** Otimização multiobjetivo, Algoritmos Evolutivos, posicionamento de componentes em PCB, gerenciamento térmico de PCB.

## 1 - INTRODUÇÃO

Ao longo dos últimos anos o setor aeroespacial tem demandado por equipamentos eletrônicos com maiores funcionalidades, mais confiáveis, de baixo custo e com menor tempo de desenvolvimento. Um dos fatores que dificultam atender a essa demanda refere-se à disponibilidade de componentes eletrônicos usados na montagem de tais equipamentos, devido, entre outros, a redução de oferta de itens qualificados, longo prazo de entrega (*lead-time*), alto custo de produção e restrições governamentais.

O desenvolvimento de projetos destinados ao setor aeroespacial segue uma filosofia que objetiva a minimização de riscos quanto à confiabilidade e prazos. Tradicionalmente a fabricação do Modelo de Vão (FM) é precedida pela fabricação do Modelo de Qualificação (QM) e do Modelo de Engenharia (EM). Esses equipamentos são, em sua grande maioria, compostos de componentes eletrônicos montados em placas de circuito impresso (PCB) e instaladas em caixas mecânicas. O início do processo de aquisição dos componentes qualificados e necessários para a fabricação dos equipamentos QM e FM, em geral, ocorre logo após a finalização do projeto e geração dos esquemas elétricos do equipamento. Porém, a relação completa dos componentes é concluída somente após a realização dos testes funcionais do modelo de engenharia. Para algumas classes de componentes, o prazo de entrega pode levar um longo tempo, quantificado em semanas. Em muitos casos, a conclusão da fabricação dos modelos QM e FM sofrem atrasos pela indisponibilidade dos componentes no momento requerido.

O prazo de entrega exigido pelos fornecedores de componentes é longo e compreende o tempo de fabricação do componente e o tempo necessário para a realização de seus testes. Quanto maior o requisito de qualidade (i.e., menor taxa de falhas), maior o seu custo e prazo de entrega. O baixo volume de produção desses componentes e seus testes são fatores que elevam o custo de aquisição. Esses prazos variam, em média, de 16 semanas para componentes passivos (resistores, capacitores, indutores) que não são sensíveis à radiação, à 60 semanas para diodos, transistores e dispositivos de alta frequência. A Tabela 1 apresenta um comparativo dos prazos e preços estimados para a aquisição de componentes de diferentes níveis de qualidade comumente utilizados em equipamentos espaciais.

De acordo com o documento EEE-INST-002, o nível de qualidade para transistores e diodos é classificado em JANS, JANTXV, JANTX e JAN. Embora apenas o primeiro seja dirigido ao setor espacial os demais também são usados nessa aplicação. Para isso, são avaliados os requisitos de missão (tempo de missão, níveis de radiação, confiabilidade, etc.).

Tabela 1 – Prazos e preços aproximados de componentes

Tipo	Qualidade (1)	Preço (US\$)	Prazo de Entrega (semanas)
Diodo 1N5806	Comercial	2,27	imediate
	JAN	10,95	16
	JANTX	14,54	22
	JANTXV	16,43	36
	JANS	76,86	52
Transistor 2N2222A	Comercial	0,75	imediate
	JAN	2,14	16
	JANTX	4,92	22
	JANTXV	8,59	24
	JANS	36,89	36

Como a confiabilidade de um componente eletrônico é dependente, entre outros, de sua temperatura de operação e de seu nível de qualidade, uma das técnicas empregadas para aumentar a confiabilidade dos equipamentos é a seleção adequada do nível de qualidade dos componentes eletrônicos a redução de suas temperaturas de operação. Nesse caso, o adequado posicionamento dos componentes na PCB é uma das maneiras empregadas para reduzir a sua temperatura de operação. Por isso, é importante que o projeto da placa de circuito impresso (PCB) desses equipamentos seja projetado de modo a garantir que a máxima temperatura de operação de seus componentes seja a menor possível.

Outro fator que contribui para a dificuldade de aquisição são as restrições governamentais, em especial, do governo norte-americano através da regulamentação do *International Traffic in Arms Regulations* (ITAR). Esses regulamentos controlam a exportação, reexportação e importação de itens tangíveis e intangíveis de defesa. Essas restrições têm sido expandidas e já abrange, além do setor de defesa, todos os tipos de bens tecnológicos, inclusive o setor de componentes eletrônicos.

Assim, diferente do que se possa imaginar, o projeto de uma PCB deve envolver profissionais de diversas áreas da engenharia. Tradicionalmente o projeto inicia por uma análise dos componentes que, do ponto de vista térmico, são considerados críticos, i.e., dissipam muita potência ou são sensíveis à temperatura de junção. Essas informações identificam o nível de gerenciamento térmico que será necessário e sugerem o posicionamento (placement) preliminar dos componentes.

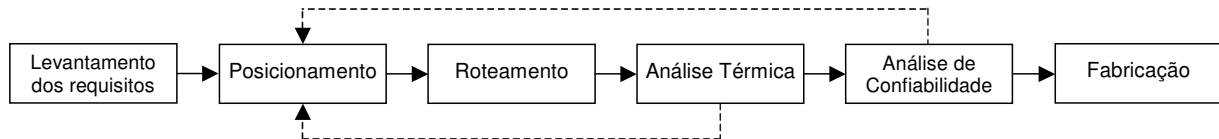
As características físicas, elétricas, térmicas e taxa de falhas dos componentes e da PCB são determinadas para que sejam criados os modelo térmicos, mecânicos e de confiabilidade preliminares da placa. Nesta fase, os especialistas de hardware e térmica trabalham de forma colaborativa. O resultado dessa interação permite fornecer, entre outros, requisitos ao projetista de layout para o posicionamento dos componentes na PCB. Embora o projetista de layout receba esses requisitos, a distribuição, em geral, é manual e fortemente baseada em sua experiência.

A etapa seguinte é o roteamento (routing) que consiste em encontrar o menor caminho de ligação entre um conjunto de pontos e um conjunto de blocos em um plano bi-dimensional sem que nenhum dos caminhos cruze um outro caminho em um mesmo plano (layer). Essa etapa é geralmente realizada por ferramentas especializadas (OrCAD, PCAD, e outros).

Concluída as atividades de posicionamento, roteamento e o levantamento das informações da taxa de falhas e características térmicas dos componentes, uma nova análise térmica é realizada com a transferência dessas informações para ferramentas específicas. Nesta etapa, qualquer alteração no posicionamento dos componentes implica em considerável retrabalho, muitas vezes demorado e dispendioso. O resultado da análise pode mostrar que

são necessárias mudanças de posicionamento dos componentes. Estas informações são comunicadas aos especialistas de hardware e de layout para que o processo seja refeito. Esse processo pode ser repetido tantas vezes quanto for necessário.

Por último, o cálculo da confiabilidade da placa é realizado pelo especialista em predição de confiabilidade. São consideradas as taxas de falhas dos componentes em função das suas temperaturas de junção. Embora não seja comum, o resultado dessa análise pode requisitar um novo posicionamento. A **Figura 1** apresenta o fluxograma com as principais etapas do processo de fabricação de uma placa de PCB.



**Figura 1** - Principais etapas do processo de fabricação de uma placa de PCB.

Por causa da complexidade no projeto de PCBs, vários trabalhos têm abordado o uso de algoritmos evolutivos para o posicionamento de componentes na PCB, considerando a minimização do comprimento total das conexões entre os componentes e as taxas de falhas totais dos componentes. Queipo et. al, 1998, modelou o problema combinando o uso de um algoritmo genético (CSGA), uma ferramenta para cálculo de transferência de calor (FHTS) e uma estratégia para otimização multiobjetivo. Os componentes na PCB foram igualmente espaçados e instalados na parede inferior de um canal ventilado. O mecanismo de transferência de calor considerado foi a convecção. Deb et. al 2004, propôs como estratégia o uso do algoritmo NSGA-II, capaz de encontrar múltiplas soluções de Pareto, combinado com uma rotina para cálculo das temperaturas. Os componentes foram igualmente espaçados na PCB. Pereira et. al, 2010, implementou uma metodologia para determinar o posicionamento ótimo dos componentes em uma PCB, para uso em aplicação espacial, considerando o livre posicionamento dos componentes e a condução e radiação como únicos mecanismos de transferência de calor. A metodologia foi implementada utilizando um Algoritmo Genético Simples (SGA) como ferramenta de otimização multiobjetivo com abordagem de agregação das funções objetivo e uma ferramenta de análise térmica para calcular a temperatura da placa e seus componentes. Entretanto, não foram encontrados trabalhos na literatura que tenham abordado o problema de otimização para PCBs destinadas ao uso em equipamentos de aplicação espacial, considerando a seleção do nível de qualidade dos componentes.

## 2 - DEFINIÇÃO DO PROBLEMA

O problema de interesse nesse estudo é tratado com uma abordagem multiobjetiva e corresponde a seleção adequada dos componentes eletrônicos mais dissipativos em uma PCB considerando seu nível de qualidade e seu posicionamento. Foi considerando como mecanismos de transferência de calor a condução e radiação e como critérios de otimização a taxa de falhas total dos componentes, o custo total dos componentes e o comprimento total das conexões entre os componentes.

Nesse tipo de otimização, os objetivos são conflitantes, não existindo uma única solução que otimize cada um dos objetivos, mas sim um conjunto de soluções eficientes no qual nenhuma solução é melhor que outra solução para todos os objetivos. Cabe ao especialista a responsabilidade na escolha de uma solução que lhe pareça mais eficiente e que melhor atenda os objetivos do problema.

A confiabilidade de um sistema é consequência da confiabilidade de todas as suas partes, eletrônicas e mecânicas, incluindo a confiabilidade da montagem dessas partes. A confiabilidade pode ser definida como sendo a probabilidade de um item desempenhar uma função, sob condições específicas, de forma adequada, durante um período de tempo “t” pré-determinado. A confiabilidade pode ser expressa como sendo:

$$R(t) = e^{-\lambda_p \cdot t} \quad (1)$$

onde,  $\lambda_p$  representa a taxa de falhas total do item e “t” o tempo de missão.

Muitos mecanismos de falha estão associados aos efeitos da deterioração termoquímica dos materiais que ocorrem a uma dada taxa que é altamente dependente da temperatura. Embora relações entre taxa de falha e a temperatura em componentes eletrônicos tenham sido sugeridas, (Wong 1990; Qin 2006), a relação de “Arrhenius” (Huang 2002) é o modelo mais difundido entre os profissionais do setor de predição de confiabilidade, sendo  $\lambda_{pi}$  a taxa de falha individual do componente definida por:

$$\lambda_{pi} = D_i + B_i \exp \left[ -A_i \left( \frac{1}{Tj c_i + 273} - \frac{1}{298} \right) \right] \quad (2)$$

onde  $A_i$ ,  $B_i$  e  $D_i$  são parâmetros (constantes) dependentes do tipo de empacotamento (*package*) e características elétricas e térmicas e  $Tj c$  é a temperatura de junção do componente.

A Equação 2 é escrita em termos de uma dependência direta da temperatura de junção que depende basicamente das resistências térmicas de junção e da quantidade de calor dissipado pelo componente. A taxa de falha total do sistema (modelo série) é a soma das taxas de falha dos componentes individuais.

Para a obtenção dos valores teóricos dos parâmetros  $A_i$ ,  $B_i$  e  $D_i$ , há uma série de manuais<sup>1</sup>, especificações e orientações, que podem ser empregados. Estes manuais ajudam a estabelecer uma base comum para comparação e avaliação das predições dos projetos relacionados ou competitivos. Embora os valores e métodos sejam questionados quanto à validade dos modelos utilizados, o manual MIL-HDBK-217, desenvolvido pelo Departamento de Defesa Americano com o objetivo de unificar os métodos de predição de confiabilidade para produtos militares ainda continua sendo uma das fontes de referência utilizadas. Esse manual formou a base para muitos outros bancos de dados e métodos para prever a confiabilidade de sistemas eletrônicos. Nele podem ser encontradas duas formas de predição de confiabilidade: (i) predição com contagem de partes e (ii) predição através da análise de estresse das partes.

(i) A predição com contagem de partes costuma ser utilizada para predição de confiabilidade na etapa inicial do ciclo de desenvolvimento do equipamento e tem como principal objetivo estimar a confiabilidade em relação à sua especificação de confiabilidade. Esse método não requer um grande detalhamento sobre os circuitos que compõem o equipamento, mas apenas a quantidade de partes, seu nível de qualidade e o ambiente no qual o equipamento irá operar. A taxa de falhas total do equipamento é calculada contando os componentes similares e dividindo-os em grupos, conforme seus diferentes tipos. O número de componentes de cada grupo é multiplicado por uma taxa de falhas genérica fornecida pelo manual MIL-HDBK-217. Finalmente, as taxas de falhas dos diferentes grupos de componentes são somadas dando a taxa de falha final. O método de contagem de partes usualmente resulta em uma estimativa mais conservativa, (i.e, taxa de falhas maior) se comparada com o método de análise de estresse.

$$\lambda_{Equip} = \sum_{i=1}^{i=n} N_i (\lambda_g \cdot \pi_Q) \cdot i \quad (3)$$

onde,  $\lambda_g$  é a taxa de falhas genérica da parte (falhas/10<sup>6</sup> horas),  $\pi_Q$  é o fator de qualidade para a parte,  $N_i$  é a quantidade de partes similares e  $n$  equivale ao número dos diferentes grupos.

(ii) A predição através da análise de estresse costuma ser utilizada muito mais tarde no ciclo de desenvolvimento do equipamento, quando o projeto dos circuitos já está praticamente pronto. Esse método é similar ao método de contagem de partes porque inclui a soma das taxas de falhas porém, a taxa de falhas de cada um dos componentes é calculada separadamente conforme os graus de estresse específico ao qual cada componente é submetido (umidade, temperatura, vibração e voltagem). Para designar os graus de estresse para cada componente, o projeto dos circuitos e o ambiente previsto para sua operação devem ser muito bem definidos. Neste método, cada classe de componente possui uma fórmula para o cálculo de sua taxa de falhas, conforme Tabela 2.

<sup>1</sup> PSS-01-302, Bellcore TR332, Telcordia SR332, British Telecom HRD4 e HRD5

O parâmetro  $\lambda_p$  é a taxa de falha nas condições ambientais,  $\lambda_b$  é a taxa base de falhas e os demais parâmetros levam em conta a qualidade do componente, o ambiente do equipamento, e etc. Um componente operando nas mesmas condições de temperatura e ambiente pode apresentar diferentes taxas de falhas, dependendo do seu nível de qualidade.

Tabela 2 - Fórmulas para cálculo da taxa de falhas, método de análise de estresse

Classe	Fórmula
Microprocessadores e Portas Lógicas	$\lambda_p = (C_1 \cdot \pi_T + C_2 \cdot \pi_E) \cdot \pi_Q \cdot \pi_L$
Memórias	$\lambda_p = (C_1 \cdot \pi_T + C_2 \cdot \pi_E + \lambda_{CYC}) \cdot \pi_Q \cdot \pi_L$
Resistors	$\lambda_p = 10 \cdot (\lambda_b \cdot \pi_T \cdot \pi_P \cdot \pi_S \cdot \pi_Q \cdot \pi_E)$
Onde: $\pi_T = 0.1 \exp \left[ \left( \frac{-EA}{8.617E-5} \right) * \left( \frac{1}{Tj_{C_i} + 273} - \frac{1}{298} \right) \right]$	

A Tabela 3 apresenta diferentes taxas de falhas, em FIT<sup>2</sup>, para um conjunto de componentes. Os níveis de qualidade dos componentes referem-se a: (i) Diodo e transistor:  $\lambda_{p1}$ =JANS;  $\lambda_{p2}$ =JANTXV;  $\lambda_{p3}$ =JANTX;  $\lambda_{p4}$ =JAN, (ii) Capacitor:  $\lambda_{p1}$ =D;  $\lambda_{p2}$ =C;  $\lambda_{p3}$ =S;  $\lambda_{p4}$ =B e (iii) Resistor:  $\lambda_{p1}$ =S;  $\lambda_{p2}$ =R;  $\lambda_{p3}$ =P;  $\lambda_{p4}$ =M

Tabela 3 – Taxa de falhas para diferentes níveis de qualidade

Componente	Nível de Qualidade do componente			
	$\lambda_{p1}$	$\lambda_{p2}$	$\lambda_{p3}$	$\lambda_{p4}$
Capacitor cerâmico CKR	0.0042	0.0249	0.0748	0.1241
Capacitor eletrolítico CSR	0.0022	0.0086	0.0257	0.0751
Resistor RCR	0.0139	0.0464	0.1392	0.4640
Resistor RLR	0.0008	0.0039	0.0111	0.0392
Diodo 1N6642	0.3290	0.7570	1.0810	2.5940
Transistor 2N2222A	0.0510	0.1940	0.2770	0.6650
CMOS gate, 14 pinos	2.3771	9.5082	19.0165	95.0823
Micro-processador 8-bits	23.2508	106.7473	172.4946	767.4732

Dados obtidos com a ferramenta ALD Reliability, temperatura da placa: 55°C

O método de análise de estresse normalmente fornece uma taxa de falhas mais baixa que o método com contagem de partes porém, dado o nível de análise exigido, demanda muito mais tempo que outros métodos.

Nesse estudo, como descrito anteriormente, uma das funções objetivo a ser minimizada é a taxa de falhas total dos componentes mais dissipativos instalados na PCB, como descrito na Equação 4.

$$\lambda_{total} PCB = \sum_{i=1}^{N_{comp}} \lambda_{pi} \quad (4)$$

A outra função objetivo a ser minimizada é o comprimento total das conexões entre os componentes. O comprimento de cada conexão é calculado usando o método conhecido como “Manhattan Distance”, conforme definido na Equação 5. Nesse método, a distância entre dois pontos é calculada pela soma das diferenças entre as coordenadas x e y dos pontos.

$$Comprimento = |x_i - y_i| + |x_j - y_j| \quad (5)$$

<sup>2</sup> FIT é a unidade definida como uma falha por bilhões de horas - 10<sup>-9</sup>

### 3 - METODOLOGIA

A metodologia implementada utiliza basicamente três elementos: um algoritmo genético simples (SGA), um conjunto de rotinas e uma estratégia de otimização multiobjetivo, conforme mostrado na **Figura 2**.

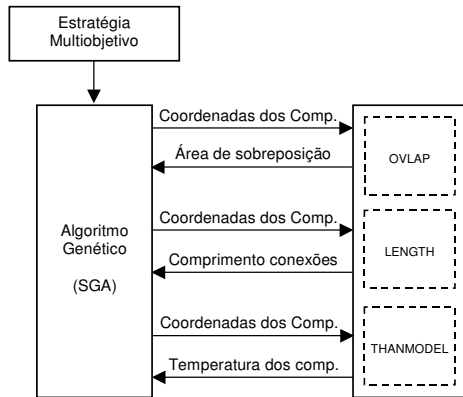


Figura 2 – Metodologia utilizada

O SGA é responsável pela procura adaptativa das soluções ótimas.

O conjunto de rotinas é responsável por calcular, a partir do posicionamento dos componentes, a área total de sobreposição entre os componentes (OVLAP), calcular o comprimento das conexões (LENGTH), calcular as temperaturas dos componentes na PCB (THANMODEL) e calcular o custo total dos componentes selecionados.

A estratégia de otimização multiobjetivo provê meios de transformar o problema multiobjetivo original em um problema escalar mono-objetivo a ser otimizado pelo SGA.

#### 3.1 - Algoritmos Evolutivos

A Computação Evolutiva, também conhecida por Algoritmos Evolutivos (AE), refere-se a um conjunto de algoritmos que foram desenvolvidos inspirados na teoria da evolução natural de Darwin e dos conceitos de genética. Os algoritmos de otimização que empregam processos evolutivos podem ser classificados em quatro grandes tipos (Eiben, 2003): i) Algoritmos Genéticos (AG), ii) Estratégias Evolutivas (EE), iii) Programação Evolutiva (PE) e iv) Programação Genética (PG).

Existem três aspectos da evolução biológica nos quais estes algoritmos, em geral, se baseiam: a seleção natural, a recombinação de material genético e a mutação (Zebulum, 1996). De modo geral, na implementação desses algoritmos, uma população de soluções candidatas (população inicial - “ $N_p$ ”) é gerada por meios aleatórios e evoluída por operações estocásticas de seleção, recombinação e mutação, de forma a propiciar o surgimento de melhores soluções para o problema a medida que a população é evoluída ao longo das iterações do algoritmo.

Dentre os quatro tipos de AEs, os mais utilizados são os AGs. Nesses algoritmos, a recombinação é considerada o principal operador do AG e consiste, quando utilizada a representação binária, em trocar partes da seqüência binária (cromossomo) de cada duas soluções numa posição “corte” escolhida de forma randômica, podendo ser associada a uma probabilidade “ $P_c$ ” de ocorrência de recombinação. A idéia por trás da recombinação é que se tenha a chance de criar melhores indivíduos, mesmo que se criem também piores, pois os melhores irão ter mais representantes na seleção para reprodução seguinte.

A idéia do operador de mutação é criar uma variedade extra da população, mas sem destruir o progresso já obtido com a busca. Para a sua implementação, (representação binária), um bit (gene) pode ser invertido de 1 para 0 ou vice-versa, segundo uma probabilidade “ $P_m$ ”. A recombinação é responsável mais pela procura no espaço de soluções, enquanto que a mutação é responsável mais pela diversidade de soluções. Depois de realizada a seqüência das operações de seleção, recombinação e mutação, a nova população é avaliada, sendo as novas aptidões calculadas e reiniciado o processo, até atender a um critério de parada. Os parâmetros livres “ $N_p$ ”, “ $P_c$ ” e “ $P_m$ ” devem ser ajustados de modo a se obter a melhor performance do algoritmo em uma dada aplicação.

Na implementação do AG utilizado neste trabalho, os parâmetros “ $N_p$ ”, “ $P_c$ ” e “ $P_m$ ” utilizados foram 80 (tamanho da população), 50% e 1% respectivamente. Cada componente é associado a um cromossomo representado por uma seqüência de 20 bits dos quais, 16 bits são utilizados para representar as coordenadas centrais x e y do componente, dois são utilizados para definir o ângulo de rotação do componente e dois para selecionar o nível de qualidade do componente.

### 3.2 - Conjunto de Rotinas

As rotinas acopladas ao SGA têm a função de fornecer as informações necessárias para o cálculo das funções objetivo e da função penalidade.

A rotina LENGTH calcula o comprimento das conexões entre componentes (definidas pelo netlist) através do método “Manhattan Distance”.

A rotina OVLAP fornece a área de possível sobreposição, entre componentes e entre os componentes e frames. Essa área é usada para calcular a função penalidade. A função penalidade também é aplicada quando o componente selecionado (nível de qualidade) não estiver disponível ou não existir. Outro caso de aplicação da função penalidade é quando a temperatura de junção ( $T_{jc}$ ) do componente atinge temperatura superior a 110°C.

A rotina THANMODEL (Vlassov, 2005) é uma ferramenta desenvolvida para cálculo das temperaturas dos componentes instalados na PCB que foi acoplada ao SGA em forma de rotina. Além da temperatura dos componentes, a ferramenta é capaz de fornecer as  $T_{jc}$  e as temperaturas médias da PCB. As temperaturas são obtidas através da resolução de um sistema de equações algébricas.

Conhecida a  $T_{jc}$  do componente é possível calcular a sua taxa de falhas através da Equação 2.

A Figura 3 apresenta o fluxograma para a metodologia implementada.

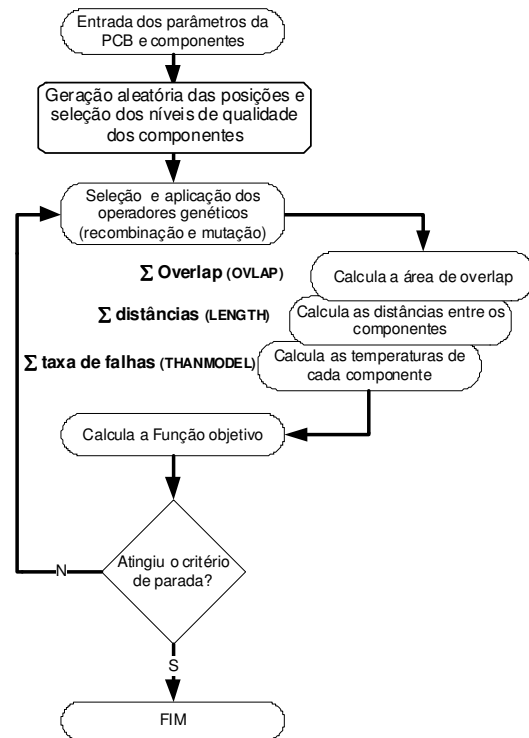


Figura 3 – Fluxograma para a metodologia.

### 3.3 - Estratégia de Otimização Multiobjetivo

Diferentemente da otimização mono-objetivo, na otimização multiobjetivo não há uma única solução que otimize cada um dos objetivos, mas sim um conjunto de soluções eficientes (Fronteira de Pareto). Neste trabalho, a Fronteira de Pareto foi obtida usando a estratégia de transformar o problema de otimização vetorial em um problema de otimização escalar através do uso do método da soma ponderada. Para tal, diferentes pesos multiplicadores são atribuídos aos valores das funções objetivo. O resultado dessas multiplicações é somado, gerando um valor escalar a ser otimizado.

A fronteira de Pareto é obtida utilizando o processo de otimização para diferentes valores dos pesos. A técnica usada para tratar as soluções não viáveis (restrições) na busca das soluções foi a função penalidade. A Equação 6 apresenta a função a ser minimizada.

$$\min(y) = w_1 \cdot \sum_{i=1}^{Ncomp} f_{1i}(x) + w_2 \cdot \sum_{i=1}^{Ncomp} f_{2i}(x) + w_3 \cdot \sum_{i=1}^{Netlist} f_{3i}(x) + \sum_{i=1}^{Ncomp} f_{pi}(x) \quad (6)$$

onde  $f_1(x)$  representa a taxa de falhas de cada componente,  $f_2(x)$  o custo total dos componentes em função do nível de qualidade e  $f_3(x)$  o comprimento de cada conexão.  $w_1$ ,  $w_2$  e  $w_3$  são os pesos atribuídos a cada função objetivo e  $f_p(x)$  a função penalidade que considera as restrições mecânicas, de temperatura associadas ao problema e a indisponibilidade do componente para o nível de qualidade selecionado.

## 4 - RESULTADOS

### 4.1 - Estudo de Caso

Para avaliar a metodologia foi selecionado, como estudo de caso, o posicionamento ótimo dos componentes mais dissipativos de uma unidade eletrônica, conhecida como LTU BAPTA. Essa unidade é responsável pela interface entre o Computador de Controle de Atitude e Órbita e o “driver de potência” que aciona o motor responsável pelo movimento do painel solar do satélite de sensoriamento remoto CBERS 3.

Os resultados obtidos com o uso da metodologia foram comparados com o obtido quando utilizado o método tradicional para o projeto dessa PCB.

#### 4.1.1 - Dados usados no Estudo de Caso

Foram considerados os 17 componentes que apresentam dissipação térmica maior que 10mW, conforme documento “Mass and Power Analysis - LTU BAPTA CBERS 3”. A **Figura 4** apresenta a disposição dos componentes para a placa LTU BAPTA projetada pelo método tradicional, destacando os 17 componentes mais dissipativos.

A Tabela 4 apresentada as características dimensionais e térmicas da PCB e na Tabela 5 são apresentados as características térmicas e os parâmetros para cálculo da taxa de falhas dos componentes.

Tabela 4 – Características dimensional e térmica da PCB

Dimensões L x W (mm)	Cobre nos layers (%)	Cond. Térmica equivalente na PCB (W/m°C)	Q <sub>tot</sub> (W)
175 x 170	31	1.9	1.3

Os componentes selecionados correspondem a aproximadamente 85% da potência total dissipada na placa. Os componentes mais dissipativos são: U9 e U19, seguidos pelo U3.

Tabela 5 - Características térmicas e parâmetros para cálculo da taxa de falhas dos componentes

Ident.	Componente	Package	Q <sub>max</sub> (W)	R <sub>jc</sub> (°C/W)	λ <sub>B</sub>	C1	C2	π <sub>S</sub>	π <sub>P</sub>	π <sub>Q</sub>	π <sub>E</sub>	π <sub>L</sub>
U1	80C32	CDIP40	0.066	30.0	-	0.140	0.024	-	-	0.25	0.5	1.0
U3	UT28F256QLT	FPC28	0.168	3.3	-	0.007	0.010	-	-	0.25	0.5	1.0
U9	HS565BRH	FPC24	0.316	15.0	-	0.020	0.009	-	-	0.25	0.5	1.0
U10	LM139	FPC14	0.012	95.0	-	0.010	0.005	-	-	2.00	0.5	1.0
U13	LM108	TO99	0.014	38.0	-	0.010	0.002	-	-	0.25	0.5	1.0
U14	LM108	TO99	0.014	38.0	-	0.010	0.002	-	-	0.25	0.5	1.0
U19	HS565BRH	FPC24	0.316	15.0	-	0.020	0.009	-	-	0.25	0.5	1.0
U22	LM108	TO99	0.014	38.0	-	0.010	0.002	-	-	0.25	0.5	1.0
U23	LM108	TO99	0.014	38.0	-	0.010	0.002	-	-	0.25	0.5	1.0
U25	AD584	TO99	0.012	8.0	-	0.010	0.002	-	-	0.25	0.5	1.0
U26	LM117	TO99	0.026	21.0	-	0.010	0.000	-	-	2.00	0.5	1.0
R37	Res200K	RLR05C	0.018	N/A	0.0037	-	-	0.71	0.057	0.03	0.5	-
R40	Res200K	RLR05C	0.018	N/A	0.0037	-	-	0.71	0.059	0.03	0.5	-
R56	Res5R1	RLR07C	0.051	N/A	0.0037	-	-	0.71	0.056	0.03	0.5	-
RAP1	Res3R1	RLR07C	0.031	N/A	0.0037	-	-	0.93	0.258	0.03	0.5	-
R57	Res12R	RLR20C	0.011	N/A	0.0037	-	-	0.74	0.214	0.03	0.5	-
R58	Res12R	RLR20C	0.012	N/A	0.0037	-	-	0.73	0.171	0.03	0.5	-



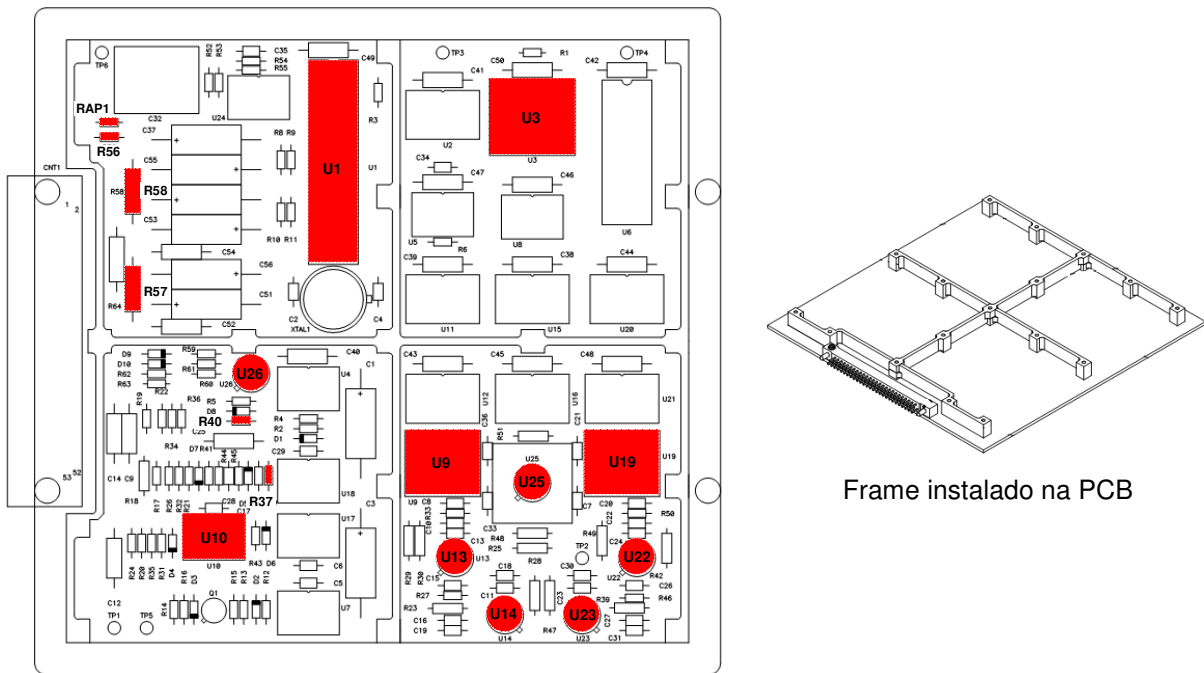


Figura 4 - Placa LTU BAPTA

A Tabela 6 apresenta o preço individual dos componentes em função do nível de qualidade.

Tabela 6 – Preço dos componentes em função do nível de qualidade

Componente	Preço do componente (em U\$) de acordo com o nível de qualidade			
	1	2	3	4
80C32	3410.30	1534.64	-	-
UT28F256QLT	2222.90	1095.89	-	-
HS565BRH	791.50	474.90	-	-
LM139	396.20	158.48	-	-
LM108	254.50	158.55	-	-
LM108	254.50	158.55	-	-
HS565BRH	791.50	474.90	-	-
LM108	254.50	158.55	-	-
LM108	254.50	158.55	-	-
AD584	512.00	296.96	-	-
LM117	1530.80	658.24	-	-
Res200K 1/8W	1.80	1.10	0.30	0.10
Res200K 1/8W	1.80	1.10	0.30	0.10
Res5R1 1/4W	2.10	1.20	0.30	0.20
Res5R1 1/4W	2.10	1.20	0.30	0.20
Res12R 1/2W	4.10	2.50	0.60	0.30
Res12R 1/2W	4.10	2.50	0.60	0.30

#### 4.1.2 - Experimento - Método tradicionalmente empregado

Os valores para a taxa de falhas total, o custo total dos componentes e o comprimento total das conexões obtidos no posicionamento realizado pelo método tradicional foram calculados usando as mesmas rotinas usadas na

metodologia. O valor obtido para o comprimento total das conexões foi de 1.923m e taxa de falhas total de 0.1925451 (fr Mh<sup>-1</sup>), ao custo de U\$ 10.689,20 (componentes com os melhores níveis de qualidade).

#### 4.1.3 - Obtenção da Fronteira de Pareto

Para obter uma Fronteira de Pareto com boa diversidade o conjunto de pesos  $w_1$ ,  $w_2$  e  $w_3$ , que representam a preferência para os objetivos (comprimento total das conexões, custo total dos componentes em função do nível de qualidade e a taxa de falhas total), foi variado em passos de 0.1. A soma dos pesos é igual a 1. Após a aplicação do conceito de dominância as soluções geradas pelo SGA, obteve-se um conjunto de 597 soluções não dominadas, das quais 161 apresentaram melhora em todos os objetivos em relação a solução tradicional, ou seja, esta é uma solução dominada. A **Figura 5** apresenta a Fronteira de Pareto obtida e o resultado para o posicionamento utilizando o método tradicional.

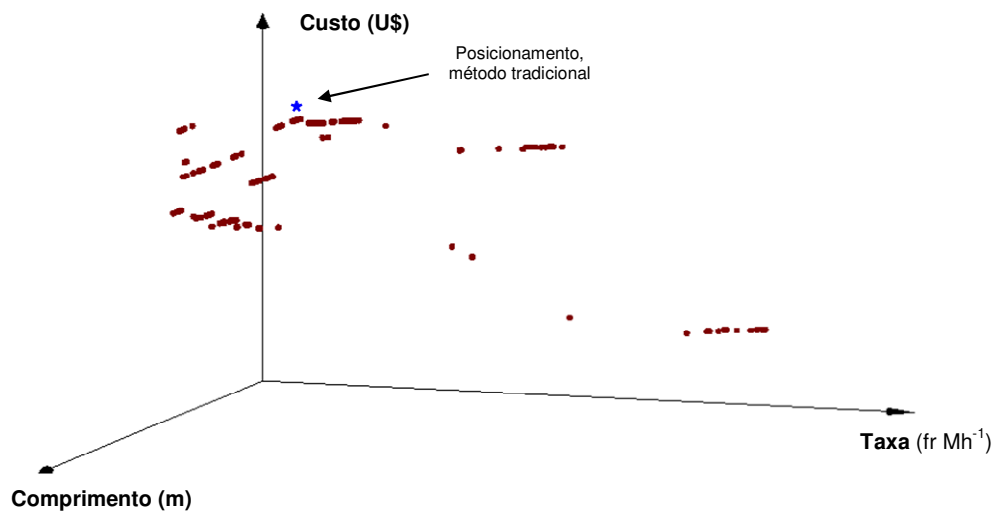


Figura 5 - Fronteira de Pareto obtida

A Fronteira de Pareto apresentou boa diversidade. A Tabela 7 apresenta algumas das soluções não-dominadas, que apresentaram melhora em todos os objetivos quando comparada ao método tradicional e o nível de cada componente selecionado, conforme a Tabela 6.

Tabela 7 – Algumas das soluções não dominadas obtidas

Solução	Taxa de falhas	Compri (m)	Custo (U\$)	Nível de qualidade selecionada para os componentes																
				U1	U3	U9	U10	U13	U14	U19	U22	U23	U25	U26	R37	R40	R56	RP1	R57	R58
99.792	0.136689	1856.03	8446.21	1	2	1	2	1	1	1	1	1	1	2	1	2	2	2	2	
<b>116.623</b>	0.189962	1457.22	6569.05	2	2	1	2	1	1	1	1	1	1	2	3	2	2	2	2	
135.726	0.192188	1407.92	6569.55	2	2	1	2	1	1	1	1	1	1	2	1	4	2	2	2	
<b>142.934</b>	0.110384	1617.30	10445.78	1	1	1	2	1	1	1	1	1	1	1	1	2	2	2	2	
205.450	0.113974	1394.39	9573.22	1	1	1	2	1	1	1	1	1	1	2	1	2	2	2	2	
231.348	0.124662	1048.56	9477.27	1	1	1	2	1	1	1	1	2	1	2	1	2	2	2	2	
398.702	0.192469	880.26	9477.97	1	1	1	2	1	1	1	1	2	1	2	1	1	2	2	2	
399.985	0.187178	990.42	8126.12	1	2	1	2	1	1	1	1	2	2	2	3	4	4	4	4	
<b>Método Trad.</b>	<b>0.1925451</b>	<b>1923.00</b>	<b>10689.20</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	

Conforme a Tabela 7, a melhor solução obtida para a preferência na otimização da taxa de falhas apresentou taxa de

falhas total igual a 0.1103848 (fr Mh<sup>-1</sup>) com comprimento total das conexões de 1617.30m e custo total dos componentes de U\$ 10.445,78.

A metodologia proporcionou redução das T<sub>jc</sub> de todos os componentes, favorecendo a diminuição de suas taxas de falhas individuais. Embora a redução no custo dos componentes tenha sido de apenas 2.3%, houve redução de 43% na taxa de falhas total e de 16% no comprimento total das conexões.

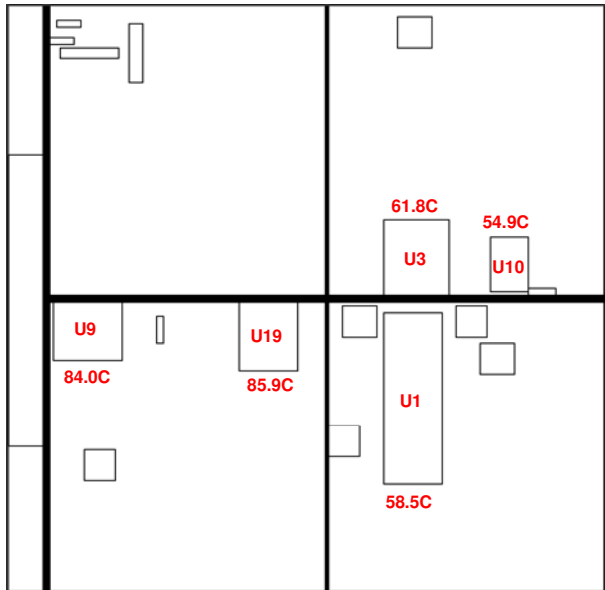


Figura 6 – Posicionamento para a solução 142.934

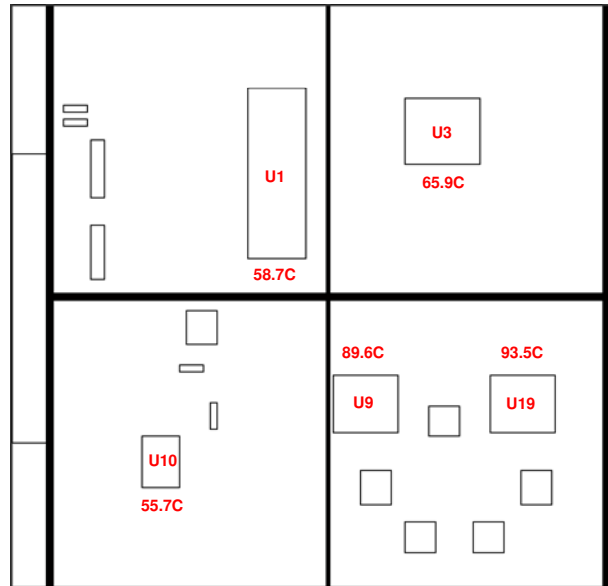


Figura 7 – Posicionamento, método tradicional

A **Figura 6** apresenta o posicionamento proposto para a solução **142.934**. Observa-se que o posicionamento dos componentes próximos ao frame da PCB permitiu a redução de suas T<sub>jc</sub> (p.ex., U9 e U19 atingiram 84.0°C e 85.9°C respectivamente). A **Figura 7** apresenta o posicionamento realizado pelo método tradicional.

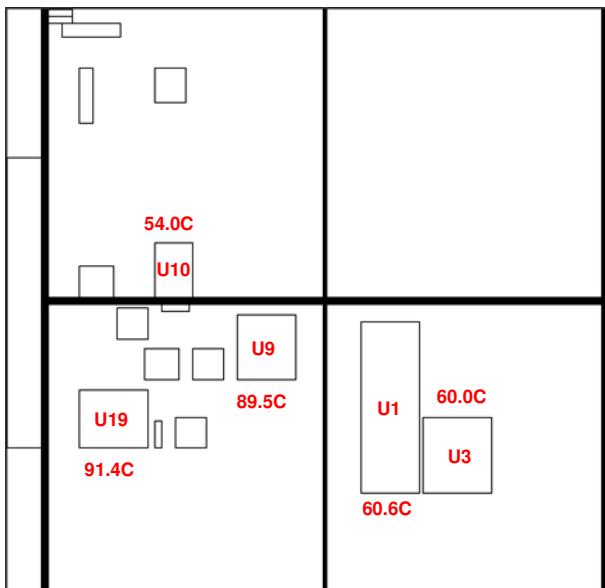


Figura 8 – Posicionamento para a solução 116.623.

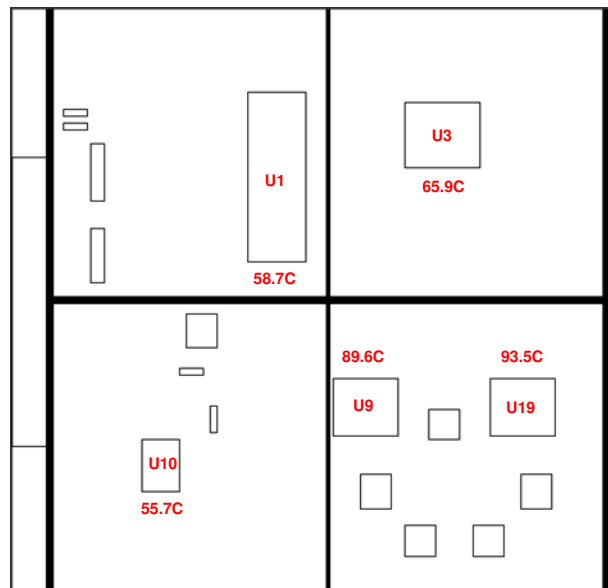


Figura 9 – Posicionamento, método tradicional

O posicionamento para a otimização do custo total dos componentes (Figura 8) apresentou como resultado o valor de U\$ 6.569,05 obtendo redução de 39%. A taxa de falhas total obtida foi de 0.1899621 (fr Mh<sup>-1</sup>) e comprimento total das conexões de 1.457,22m. Assim como no caso anterior, a metodologia multiobjetivo proporcionou redução das T<sub>je</sub> para todos os componentes, a exceção do U1 (U9 com 89.5°C e U19 com 91.4°C). Esse posicionamento permitiu reduzir em 24% o comprimento das conexões e 1,3% na taxa de falhas total. A **Figura 8** apresenta o posicionamento proposto para a solução **116.623**.

Comparando a solução obtida pelo método tradicional com a metodologia multiobjetivo, a taxa de falhas permaneceu praticamente inalterada (1,3%) porém, o posicionamento dos componentes permitiu a redução das temperaturas T<sub>je</sub> dos componentes. Com essa redução, é possível o uso de componentes com menor nível de qualidade proporcionando uma redução de 39% no custo total dos componentes.

## 5 - CONCLUSÕES

Neste trabalho foi avaliada uma metodologia para determinar o posicionamento ótimo e a seleção de componentes em uma PCB para uso em aplicação espacial. O problema foi tratado com uma abordagem multiobjetivo considerando a minimização do comprimento total das conexões entre os componentes, a taxa de falhas total dos componentes (via relação de Arrhenius) e o custo total dos componentes.

Os resultados obtidos com a metodologia avaliada foram comparados com os resultados obtidos pelo método tradicionalmente usado em projetos de PCB. O uso da metodologia permitiu redução significativa no comprimento total das conexões, da taxa de falhas total e do custo total dos componentes para a PCB analisada. Mesmo com o uso de um Algoritmo Genético Simples (SGA) com abordagem de agregação das funções objetivo, os resultados demonstraram que a metodologia é bastante promissora. O uso de algoritmos denominados de métodos diretos, por exemplo o M-GEO (Galski, 2005), pode fornecer resultados ainda mais expressivos.

## 6 - REFERÊNCIAS

Back, T. and Schwefel, HP. " An overview of Evolutionary Algorithms for Parameter Optimization Evolutionary Computation" 1:1--24, 1993.

Deb Kalyanmoy, Senior Member, IEEE, Prateek Jain, Naveen Kumar Gupta, and Hemant Kumar - Multiobjective Placement of Electronic Components Using Evolutionary Algorithms - IEEE Transactions On Components And Packaging Technologies, Vol. 27, No. 3, September 2004.

Eiben, A. E. E Smith, J. E. Introduction to Evolutionary Computing Springer, 2003. Evolutionary Computation, v. 9, n. 1, February.

Galski, R. L.; Ramos, F. M.; Sousa, F. L. de Uma nova versão aprimorada do Método da Otimização Extrema Generalizada. In: Workshop dos Cursos de Computação Aplicada do INPE (V WORCAP), 5., 2005, São José dos Campos, SP, Brasil. Proceedings.

Huang Yu-Jung, Mei-Hui Guo, Shen-Li Fu - Reliability and routability consideration for MCM placeme - Microelectronics Reliability 42 (2002) 83-91.

MIL-HDBK-217F – Military Handbook Reliability Prediction of Electronic Equipment - 28 February 1995.

Pereira, A. C. O. - Um estudo sobre o posicionamento ótimo de componentes eletrônicos em placas de circuito impresso utilizando algoritmos evolutivos. - I Workshop em Engenharia e Tecnologia Espaciais - Pós-Graduação/INPE – 2010.

Qin, Jin, Joseph B. Bernstein - Non-Arrhenius Temperature Acceleration and Stress-Dependent Voltage Acceleration for Semiconductor Device Involving Multiple Failure Mechanisms - 2006 - IIRW Final Report.

Queipo Nestor V., Joseph A. C. Humphrey, and Alfonso Ortega, Member, IEEE. Multiobjective Optimal Placement of Convectively Cooled Electronic Components on Printed Wiring Boards - IEEE Transactions On Components, Packaging, And Manufacturing Technology-Part A, Vol. 21, No. 1, March 1998.

Vlassov, Valeri - A Tool for Thermal Analysis of Electronic Boards with Multiple Heat Sources and Sinks - 2005 SAE International.

Wong, K. - "What is wrong with the existing reliability predictions methods?," Qual. Rel. Eng. Int., vol. 6, pp. 251-257, 1990.

Zebulum, R., Pacheco, M. A., Vellasco, M., "Evolvable Systems in Hardware Design: Taxonomy, Survey and Applications", in Evolvable Systems: From Biology to Hardware, (ICES96), pp. 344-358, Tsukuba, Japan, 1996.